

AGSTU		Preliminär utbildningsplan 2025/2026						
Utbildning FPGA -ingenjör			Klass och Yh-poäng 220-Yhpoäng			Utgåva 2		
Utfärdad av Lennart Lindh		Gäller från 2024-02-xx		Beslutad och granskad av		Godkänd av Myndigheten för yrkeshögskolan		

Utbildningen börjar vecka 35, 2025-08-25, och den första träffen hålls i Västerås. Tid och plats meddelas separat. Med reservation för ändringar.

Kurserna bygger på varandra och kan ej läsas som enstaka kurser. För CSN gäller att utbildningen är en enda sammanhängande period om 220 Yhpoäng (44 veckor). Krav på avklarade moment/kurser för att få påbörja Avancerad HW/SW-systemkonstruktion för inbyggda system, Examensarbete samt LIA finns.

V35 25/8		V37 8/9											V48 24/11					V1 29/12 2025 2026					
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22		
Introduktion uppstart och repetition, 10p	Introduktion till FPGA och VHDL-programmering, 25p											FPGA Systemkonstruktion med VHDL, 30p											
	Programmering av mikrokontroller och FPGA-system, 35p																						
	Konstruktionsmetodik och teknisk dokumentation, 15p (totalt 20p)																						

Om Förberedelsekursens F-uppgift 4.10 är godkänd räknas vecka 2 som klar

V7 9/2		V13 23/3				V17 20/4				V26											
23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38	39	40	41	42	43	44
System-konstruktion med VHDL forts.	Avancerad HW/SW-systemkonstruktion för FPGA SoC, 30p											Lärande i arbete (LIA), 50p									
												10 veckor LIA - Examensarbete kan utföras parallellt. LIA kan startas mellan vecka 13 och 17									
								Examensarbete, 20p				Industri (distans eller på ett företag)									
											Med avslutande presentation										
											Möjlighet att tillgodoräkna för yrkesverksamma i industrin										
Konstruktionsmetodik och teknisk dokumentation, 5p (totalt 20p)																					